

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 04184267 A  
(43) Date of publication of application: 01.07.1992

(51) Int. Cl

G01R 19/00

G01R 33/06, G01R 35/00

(21) Application number: 02315047

(22) Date of filing: 20.11.1990

(71) Applicant: FUJI ELECTRIC CO LTD

(72) Inventor: FUNAMOTO KOUJI

(54) OFFSET ADJUSTING DEVICE OF HALL CURRENT TRANSFORMER

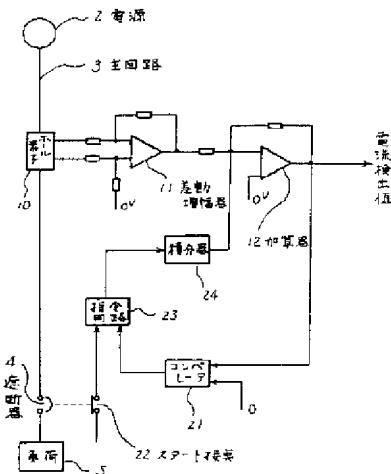
(57) Abstract:

PURPOSE: To automatically adjust an offset to zero by starting the operation of a change signal generating means when a current to be detected is zero, and stopping the operation when a zero detecting means detects zero.

CONSTITUTION: When a breaker 4 is opened, a start contact 22 is closed and an operation instruction is given to an integrator 24 via an instructing circuit 23. Therefore, the integrator 24 increases its output in accordance with the preset changing rate with time. If a Hall device 10 has an offset, the offset is amplified at 11 and input to an adder 12. Since the change signal is input also to the adder 12 from the integrator 24, both signals cancel each other. A zero output is detected by a comparator 21 when the output of the adder 12 becomes zero, and a stopping instruction is output to the integrator 24 through the circuit 23. As a result, the integrator 24 continues to output the value cancelling

the offset. Accordingly, the adder 12 outputs a correct voltage signal corresponding to the current generated when the breaker 4 is closed. If the breaker 4 is opened, the offset is corrected again.

COPYRIGHT: (C)1992,JPO&Japio



## ⑯ 公開特許公報 (A)

平4-184267

⑤Int.Cl.<sup>5</sup>G 01 R 19/00  
33/06  
35/00

識別記号

府内整理番号

N 9016-2C  
H 8203-2G  
E 8203-2G  
M 8203-2G

⑬公開 平成4年(1992)7月1日

審査請求 未請求 請求項の数 2 (全4頁)

⑭発明の名称 ホール変流器のオフセット調整装置

⑮特 願 平2-315047

⑯出 願 平2(1990)11月20日

⑰発 明 者 船 元 孝 二 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内

⑱出 願 人 富士電機株式会社 神奈川県川崎市川崎区田辺新田1番1号

⑲代 理 人 弁理士 山 口 嶽

## 明細書

1. 発明の名称 ホール変流器のオフセット調整装置  
2. 特許請求の範囲

1) ホール効果を利用して電流検出を行うホール素子と、このホール素子の出力信号を増幅する増幅手段とを備えているホール変流器において、所定の時間変化率で変化する信号を出力する変化信号発生手段と、この変化信号発生手段の出力と前記増幅手段の出力を加算する加算手段と、この加算手段の出力が零であるか否かを検出する零検出手段と、前記の検出すべき電流が零の時点で前記変化信号発生手段に作動開始を指令し、かつ前記零検出手段が零を検出した時点で前記変化信号発生手段の作動停止を指令する指令手段とを備えていることを特徴とするホール変流器のオフセット調整装置。

2) ホール効果を利用して電流検出を行うホール素子と、このホール素子の出力信号を増幅する増幅手段とを備えているホール変流器において、所定周期のパルスを発生するパルス発生手段と、この

パルスを計数するカウンタと、このカウンタの出力をアナログ量に変換するデジタル・アナログ変換手段と、このデジタル・アナログ変換手段の出力と前記増幅手段の出力を加算する加算手段と、前記検出すべき電流が零の時点で前記カウンタをクリヤし、かつスタートを指令するスタート指令手段と、前記加算手段の出力が零であるか否かを検出する零検出手段と、前記零検出手段が零を検出した時点で前記カウンタにストップを指令するストップ指令手段とを備えていることを特徴とするホール変流器のオフセット調整装置。

## 3. 発明の詳細な説明

## 〔産業上の利用分野〕

この発明は、ホール変流器の出力に含まれるオフセット量を自動的に零に調整することができるホール変流器のオフセット調整装置に関する。

## 〔従来の技術〕

第3図はホール素子を利用して電流検出を行う従来例を示した回路図である。

この第3図において、電源2と負荷5とは主回

路3で接続されているが、この主回路3にホール素子10を挿入する。なお、4は遮断器である。

ホール素子10はホール効果を利用した素子のことであって、このホール素子10の出力電圧 $V_H$ は(1)式に示す基本式であらわすことができる。ただしIは電流、 $\beta$ は垂直な磁束密度、tは素子の厚さ、 $R_H$ はホール係数である。

$$V_H = R_H \frac{I \cdot \beta}{t} \quad \dots \dots \dots (1)$$

この(1)式に示すように、電流Iと素子の出力電圧 $V_H$ とは比例関係にあり、この出力電圧 $V_H$ から主回路3に流れる電流を検出できる。しかもこの電流は直流であっても交流であっても検出できることから、広く利用されている。

主回路3に流れる電流に対応してホール素子10が出力する電圧信号 $V_H$ を差動増幅器11で増幅するのであるが、主回路電流が零であっても、この差動増幅器11の出力は零にならないことが多い。すなわちホール素子10にオフセットが存在し、このオフセット量が電流検出値の精度を損なうこと

ある。

#### (課題を解決するための手段)

上記の目的を達成するために、この発明のオフセット調整装置は、ホール効果を利用して電流検出を行うホール素子と、このホール素子の出力信号を増幅する増幅手段とを備えているホール変流器において、所定の時間変化率で変化する信号を出力する変化信号発生手段と、この変化信号発生手段の出力と前記増幅手段の出力を加算する加算手段と、この加算手段の出力が零であるか否かを検出する零検出手段と、前記の検出すべき電流が零の時点で前記変化信号発生手段に作動開始を指令し、かつ前記零検出手段が零を検出した時点で前記変化信号発生手段の作動停止を指令する指令手段とを備えるか、あるいは、所定周期のパルスを発生するパルス発生手段と、このパルスを計数するカウンタと、このカウンタの出力をアナログ量に変換するデジタル・アナログ変換手段と、このデジタル・アナログ変換手段の出力と前記増幅手段の出力を加算する加算手段と、前記検出

になる。

そこで、第3図に示すように、差動増幅器11の次段に加算器12を設け、上述のオフセット量と等しい値を可変抵抗器13で設定し、この設定量を加算器12に与える。その結果、オフセット量がキャンセルされ、主回路電流が零のときの加算器12の出力も零となる。

#### (発明が解決しようとする課題)

上述のように、従来のホール変流器では、主回路電流が零のときのホール変流器の出力値を測定し、この値が零になるように可変抵抗器13を手動で調整することにより、オフセット量が零になるようにしていた。そのために、このオフセット調整量がずれてしまった場合には、再び電流零の状態で上記の調整を実施しなければならない不便があった。

また、手動調整による設定のばらつきが存在する不都合もあった。

そこでこの発明の目的はオフセット量手動調整の不便と、調整のすれやばらつきを無くすこと

すべき電流が零の時点で前記カウンタをクリヤし、かつスタートを指令するスタート指令手段と、前記加算手段の出力が零であるか否かを検出する零検出手段と、前記零検出手段が零を検出した時点で前記カウンタにストップを指令するストップ指令手段とを備えるものとする。

#### (作用)

この発明は、電流検出用のホール素子の出力側に増幅器を介した加算器と、この加算器の出力が零であるか否かを検出する零検出手段とを設けておき、検出すべき電流が零のときにこの加算器の出力が零以外であるときは、このホール素子にオフセットが存在するので、零検出手段がこのオフセットを零にするべく信号を発し、この信号に対応して所定の変化率で変化する信号を前記加算器に入力する。その結果、この加算器の出力が零になった時点で前記変化信号をその時点での値に固定することで、ホール変流器の出力に含まれるオフセットを自動的にキャンセルするものである。

#### (実施例)

第1図は本発明の第1実施例をあらわした回路図であって、ホール素子のオフセットをアナログ的にキャンセルする場合を示している。

この第1図において、電源2からの電流は、主回路3、ホール素子10と遮断器4とを経て負荷5へ流れる。このときホール素子10に発生する電圧を差動増幅器11で増幅したのち、加算器12を介して取出すのは、第3図で既述の従来例回路の場合と同じである。

本発明においては、加算器12の出力を零検出手段としてのコンパレータ21に入力し、このコンパレータ21の出力を指令回路23に与えるのであるが、この指令回路23には、遮断器4の開閉に連動しているスタート接点22の動作信号も入力している。

遮断器4が開路しているとき、すなわちホール素子10に電流が流れていないと、スタート接点22が閉路して、指令回路23を介して変化信号発生手段としての積分器24に動作指令を与えるので、この積分器24はあらかじめ設定した時間変化率でその出力値を増大させて行く。

これらの説明は省略する。

第2図に示す第2実施例回路では、パルス発生器32が一定周期のパルスを発生しているので、遮断器4が開路、すなわちホール素子10の電流が零になると、スタート接点22が閉路し、カウンタ33にスタート指令を与える。カウンタ33はこのスタート指令によりリセットされ、パルス発生器32からの一定周期パルスの計数を開始する。このカウンタ33の計数値はデジタル・アナログコンバータ(以下ではD/Aコンバータと略記する)34によりアナログ量に変換されて加算器12に入力している。

差動増幅器11が出力するホール素子10のオフセット量と、D/Aコンバータ34の出力量とが相殺されると、加算器12の出力が零になり、この零出力をコンパレータ21が検出し、ストップ指令開路31がカウンタ33に計数停止を指令する。

#### (発明の効果)

この発明によれば、電流検出用のホール素子にオフセットが存在しても、パルスのカウンタある

ホール素子10にオフセットがあれば、差動増幅器11を介して加算器12に増幅したオフセット量を入力する。また積分器24からも上述の変化信号を加算器12に入力するので、この両者が相互に打ち消し合って、加算器12の出力が零になった時点で、コンパレータ21がこの零出力を検出し、指令回路23を介して積分器24に停止指令を出力する。その結果、積分器24はオフセット量をキャンセルする値を出力しつづけることになるので、遮断器4が閉路して電流を流す場合に、加算器12はこの電流値に対応した正しい電圧信号を出力するし、遮断器4が開路すれば再びオフセットを修正する動作を行う。

第2図は本発明の第2実施例をあらわした回路図であって、ホール素子のオフセットをデジタル的にキャンセルする場合を示しているが、この第2図に図示の電源2、主回路3、遮断器4、負荷5、ホール素子10、差動増幅器11、加算器12およびコンパレータ21の名称・用途・機能は、第1図で既述の第1実施例回路のものと同じであるから、

いは積分器など時間とともに出力が変化する変化信号発生手段を設け、この変化信号とホール素子のオフセットとを加算してその加算結果が零になった時点で変化信号発生手段の動作を停止させることにより、当該ホール素子のオフセットを自動的にキャンセルするようにしている。その結果、オフセットの手動調整により従来は存在していた調整のずれやばらつきが解消され、電流検出の際の誤差を抑制できる効果が得られる。

#### 4. 図面の簡単な説明

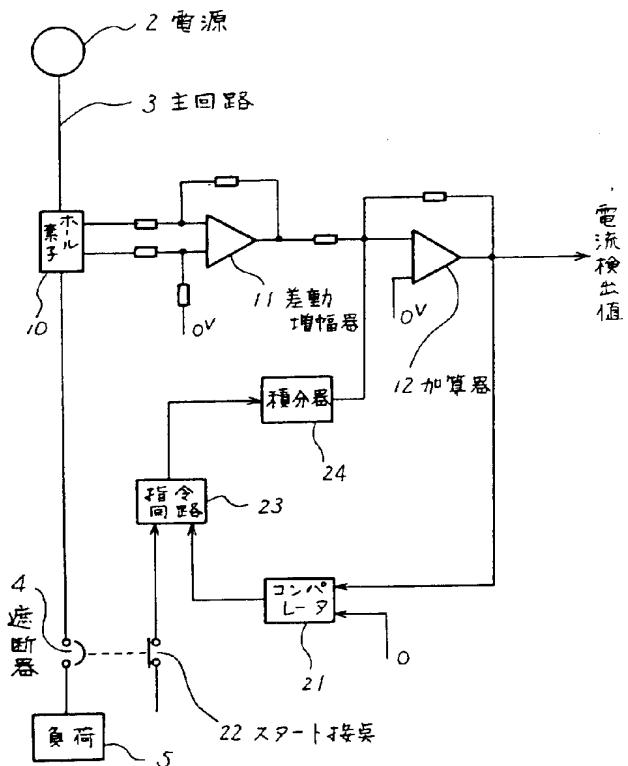
第1図は本発明の第1実施例をあらわした回路図、第2図は本発明の第2実施例をあらわした回路図、第3図はホール素子を利用して電流検出を行なう従来例を示した回路図である。

2：電源、3：主回路、4：遮断器、5：負荷、10：ホール素子、11：差動増幅器、12：加算器、13：可変抵抗器、21：零検出手段としてのコンパレータ、22：スタート指令接点、23：指令回路、24：変化信号発生手段としての積分器、31：ストップ指令回路、32：パルス発生器、33：カウント

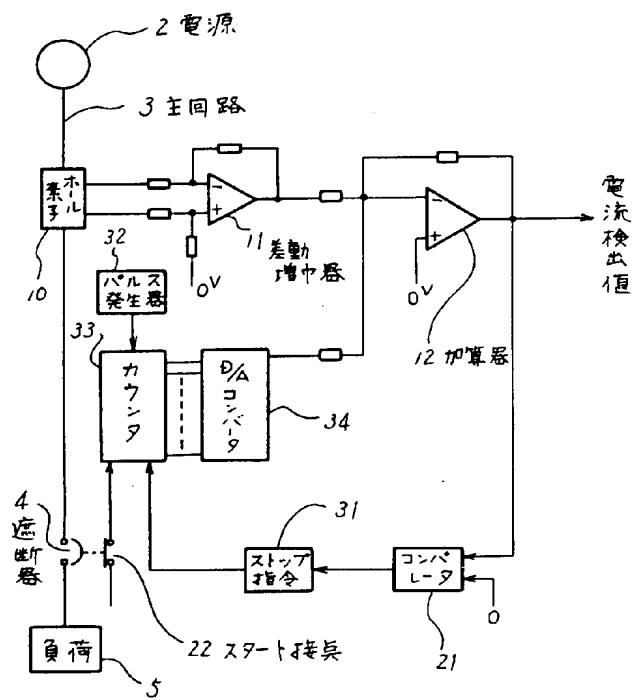
手数変化信号発生手段としてのカウンタ、34:

D/A コンバータ。

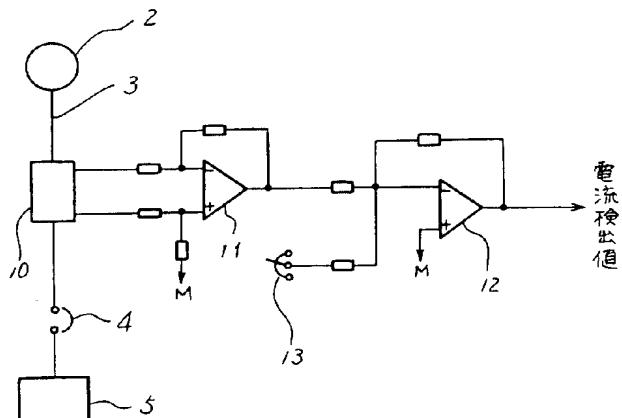
代理人弁理士 山 口 勝



第 1 図



第 2 図



第 3 図